

78K0/LF3 16ビットA/Dコンバータ制御 (ASMソース版)

本サンプル・プログラムでは、16ビットA/DコンバータのA/D変換を行うプログラムを提供します。A/Dコンバータの各チャンネルを周期毎にDS0-/DS0+、DS1-/DS1+、DS2-/DS2+の順に、A/D値の取り込みを繰り返し行い、常にデータを更新していきます。

対象製品 : uPD78F049x

【目次】

1	概要	2
2	回路図.....	3
2.1	回路図.....	3
2.2	使用する周辺ハードウェア	3
3	ソフトウェアの構成	4
3.1	ファイルの構成.....	4
3.2	マイコン周辺機能リソース.....	5
3.3	動作概要.....	6
3.4	フローチャート.....	6
3.5	関数説明.....	7
3.5.1	関数構成図.....	7
3.5.2	関数一覧(Lx3_Adc.asm ファイル内)	8
3.5.3	関数詳細	8
3.6	ソフトウェアの説明.....	11
4	リファレンス	11
5	Programming Code	12
6	改版履歴	13

《使用許諾条件》

本サンプル・プログラムおよび本資料は予告なく変更する場合があります。本サンプル・プログラムおよび本資料に記載された情報の使用に際して当社は当社もしくは第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありません。本サンプル・プログラムおよび本資料に記載された情報は、半導体製品の動作例、応用例を説明するためのものです。したがってこれらの情報をお客様の機器に使用される場合には、お客様の責任において機器設計をしてください。これらの使用に起因するお客様もしくは第三者の損害に対して、当社は一切その責を負いません。

上記内容に合意の上で、ご使用ください。

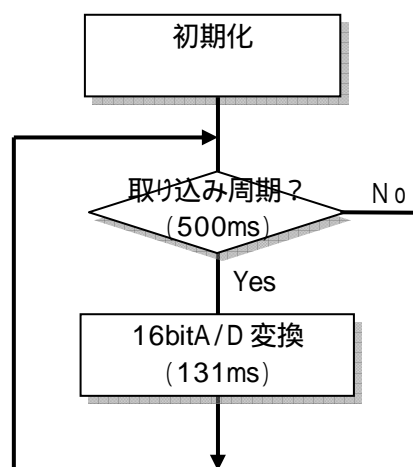
1 概要

本書は、NEC エレクトロニクス製マイコン 78K0/LF3 シリーズ上で動作する A/D コンバータ制御のプログラムについての仕様説明とその開発環境の仕様について示したものです。

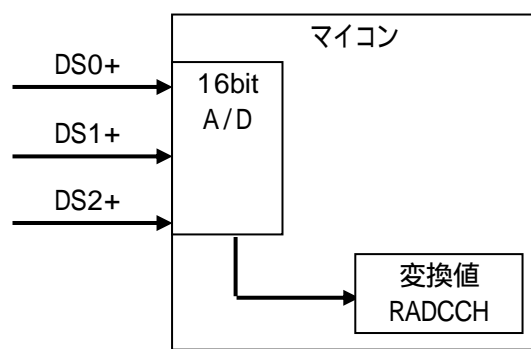
(本サンプル・プログラムのハードウェアは uPD78F049x を対象としています。)

本サンプル・プログラムでは、16 ビット A/D コンバータの A/D 変換を行うプログラムを提供します。A/D コンバータの各チャンネルを周期毎に DS0- /DS0+, DS1- /DS1+, DS2- /DS2+の順に、A/D 値の取り込みを繰り返し行い、常にデータを更新していきます。

《フローチャート概要》



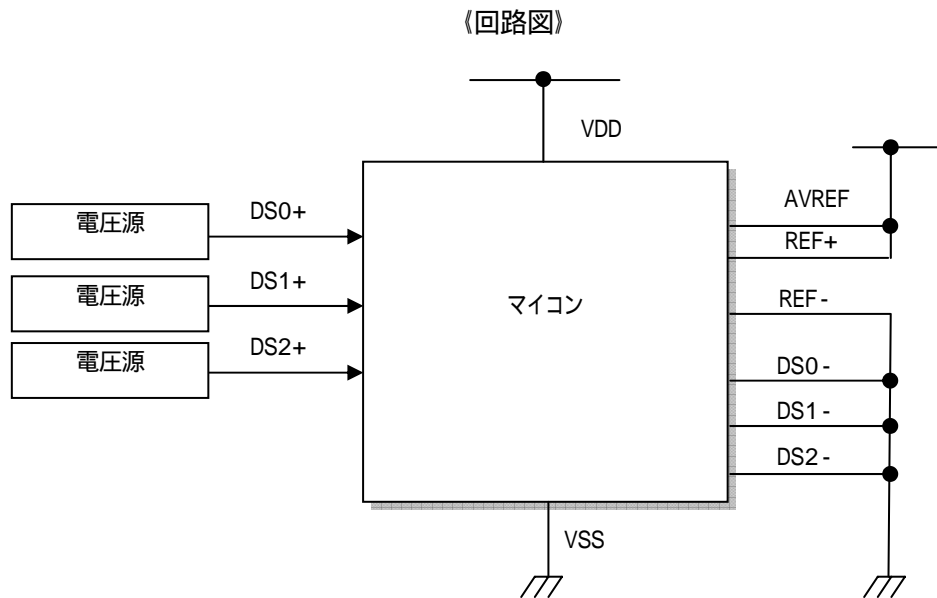
《ブロック図/回路図イメージ》



2 回路図

本サンプル・プログラムを動作させるための、回路図の例および使用する周辺ハードウェアを示します。

2.1 回路図



上図はリセット処置等のすべての必要な処置を示しているとは限りません。

2.2 使用する周辺ハードウェア

(1) 電圧源 (3ch)

アナログ入力用の電圧源3chです。実例では温度センサ、抵抗分割などがあります。

3 ソフトウェアの構成

3.1 ファイルの構成

本ソフトウェアは、以下のファイルで構成されています。

ファイル名	機能	種別
Lx3_Mem.inc	オプション・バイトの設定値の定義 スタック・アドレス / サイズの定義	インクルード・ファイル (ユーザ向け定数定義)
Lx3_Res.inc	メモリ・サイズ (IXS、IMS) の定義 RAM 先頭 / 終端アドレスの定義	インクルード・ファイル (ユーザ向け定数定義)
Lx3_Opt.inc	オプション設定 (クロックの設定を行います。)	インクルード・ファイル (ユーザ向け定数定義)
Lx3_Sfr.inc	ハードウェア初期設定値 (SFR) の定義	インクルード・ファイル (ユーザ向け定数定義)
Lx3_Init.asm	ハードウェア初期化処理	ソース・ファイル (ユーザ向けインタフェース処理)
Lx3_Adc.asm	A/D コンバータ制御処理	ソース・ファイル (ユーザ向けインタフェース処理)

上記、6つのファイルはすべてアセンブルの対象としてください。インクルード・ファイルはソースと同じディレクトリ、またはサーチパスの通ったディレクトリに置いてください。

アセンブラオプション (-D) 設定にて、品番の選択 (記述) を行ってください。

【品番の選択】

品番	ROM	RAM
uPD78F0495	60KB	2KB
uPD78F0494	48KB	2KB
uPD78F0493	32KB	1KB
uPD78F0492	24KB	1KB
uPD78F0491	16KB	768B

上記、品番のシンボル定義により、Lx3_Res.inc ファイルの各定義が品番別に定義されます。

その他、Lx3_Mem.inc ファイルにて、オプション・バイトの内容を選択定義、スタック・サイズの設定を行ってください。また、Lx3_Sfr.inc ファイルにて各種 SFR レジスタの初期値の設定、Lx3_Opt.inc ファイルにて使用するクロックの設定を行ってください。

3.2 マイコン周辺機能リソース

本ソフトウェアでは、マイコンの以下のリソースを使用します。

マイコン初期化部

リソース	内容		備考
RAM	スタック領域の確保	32 byte	Lx3_Mem.inc ファイルにて変更可能です。
ROM	ベクタテーブル	64 byte	セグメント定義擬似命令により確保しています。
	オプション・バイト	5 byte	セグメント定義擬似命令により確保しています。
	マイコン初期化 / メイン処理	約 450 byte	ROM サイズはシリーズ、初期化ルーチンの呼び出し等により異なります。
割り込み	リセット入力 (RESET)		
その他	未使用		

A/D コンバータ制御部

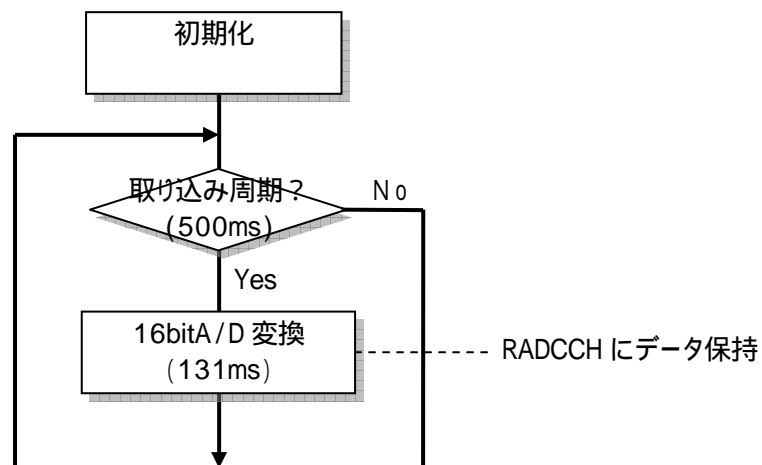
リソース	内容		備考
RAM	A/D 値の保存用バッファ等	8 byte	
ROM	A/D コンバータ制御関連	135 byte	
関連ハードウェア	A/D コンバータ		
I/O PORT (端子)	P20/ANI0/DS0-	DS0-	} 16ビットA/Dとして使用
	P21/ANI1/DS0+	DS0+	
	P22/ANI2/DS1-	DS1-	
	P23/ANI3/DS1+	DS1+	
	P24/ANI4/DS2-	DS2-	
	P25/ANI5/DS2+	DS2+	
	P26/ANI6/REF-	REF-	
	P27/ANI7/REF+	REF+	
割り込み	タイマカウント用インターバル割り込み (INTTMH1)		
	その他未使用		

3.3 動作概要

本サンプル・プログラムでは、A/Dコンバータの各チャンネル別の周期毎(500ms毎)にDS0-/DS0+、DS1-/DS1+、DS2-/DS2+の順に、A/D値の取り込みを繰り返し行い、常に更新していきます。

3.4 フローチャート

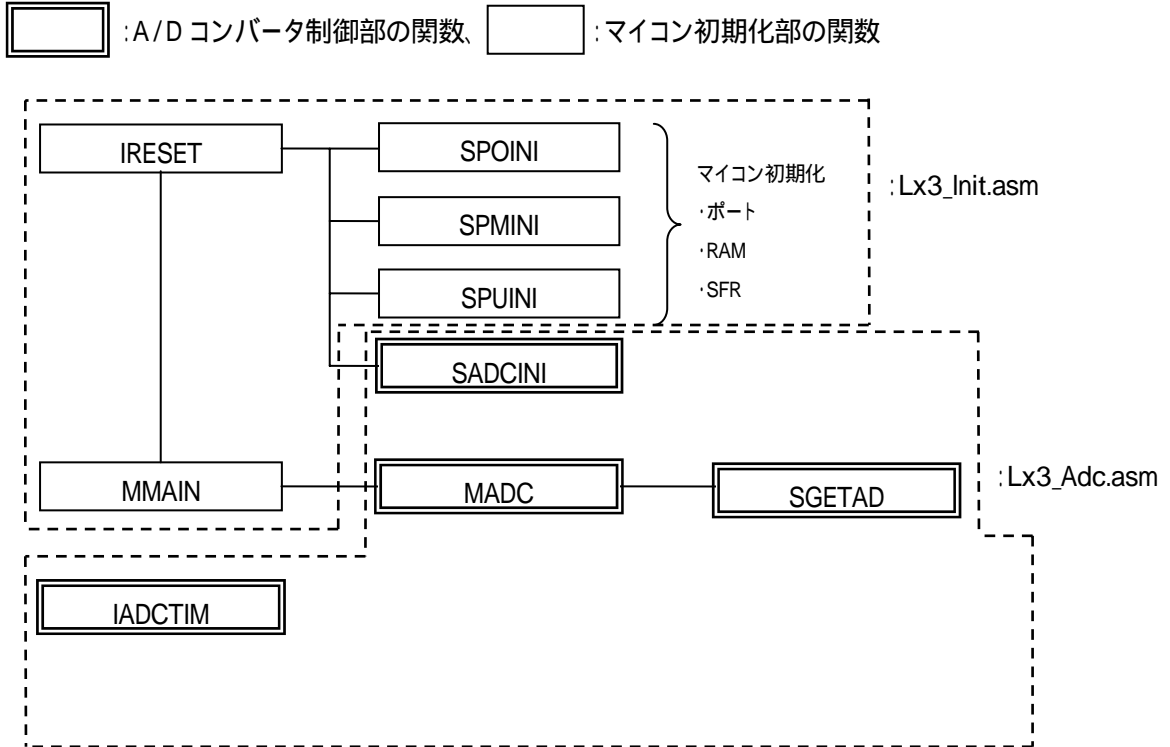
以下に、本ソフトウェアのフローチャートを示します。



3.5 関数説明

3.5.1 関数構成図

関数との関係を示します。



3.5.2 関数一覧(Lx3_Adc.asm ファイル内)

インタフェース関数の一覧を以下に示します。

関数名	処理概要	引数	戻り値	備考
SADCINI	A/D コンバータ初期化	なし	なし	インタフェース関数
IADCTIM	タイマ・カウント処理(割り込み INTTMH1 使用)	なし	なし	インタフェース関数
MADC	A/D コンバータ・メイン処理	なし	なし	インタフェース関数
SGETAD	A/D 値取得処理	あり	あり	内部関数

3.5.3 関数詳細

SADCINI

関数名	SADCINI
処理	A/D コンバータ初期化
引数	-
戻り値	-
内容	<ul style="list-style-type: none"> ・A/D コンバータ制御に必要なポートの設定 ・使用する RAM 領域の初期化 ・TMH1 のインターバルタイマ設定を行います。 <p style="text-align: center;">AX レジスタ破壊</p>
備考	<p>リセット後に呼び出します。</p> <p>【主な設定】</p> <ul style="list-style-type: none"> ・A/D 分解能: 16 ビット ・モード選択: シリアル ・サンプリングクロック (fVP) 選択: fPRS / 16 ・変換入力モード制御: シングル入力 ・TMH1 のインターバル: 1ms ・取り込み周期: 10ms <p>上記設定は、プログラム内の設定箇所を変更可能です。</p>

IADCTIM

関数名	IADCTIM
処理	タイマ・カウント処理(割り込み INTTMH1 使用)
引数	-
戻り値	-
内容	1ms 周期のインターバル割込みです。 カウント用の RAM の内容をインクリメントしています。 レジスタ破壊なし
備考	

MADC

関数名	MADC
処理	A/D コンバータ・メイン処理
引数	-
戻り値	-
内容	処理内容を以下に示します。 取り込み周期のチェック 指定したチャンネルの A/D 値の取り込み 取り込んだ A/D 値をチャンネルに対応した RAM エリアに保存 次回に取り込むチャンネルの設定 レジスタ破壊なし
備考	A/D コンバータを使用し、取り込み周期毎に DS0 - /DS0+, DS1 - /DS1+, DS2 - /DS2+ の順に A/D 値の取り込みを繰り返し行い、常に更新していきます。

SGETAD

関数名	SGETAD
処理	A/D 値取得前処理
引数	指定チャンネル(0~2) (A レジスタ)
戻り値	最下位ビット詰めした 8~16 ビットの A/D 値 (AX レジスタ)
内容	処理内容を以下に示します。 指定チャンネル設定 変換動作開始 A/D 変換待ち A/D 値取得 分解能に合わせて、最下位ビット詰めを行う。 変換停止 レジスタ破壊なし
備考	A/D コンバータ初期化("SADCINI")処理の呼び出し後に処理が有効となります。

3.6 ソフトウェアの説明

以下に、本ソフトウェアの説明をします。

システム設定内容は以下の通りです。

- ・メインシステムクロック : 高速内蔵発振(8MHz(TYP.))

16ビットA/Dの設定は ADDCTL0、ADDCTL1 レジスタで行います。設定内容は以下の通りです。

- ・サンプリング回数 : 65536(16ビット)
- ・モード選択: シリアル
- ・サンプリングクロック(fVP)選択: fPRS/16
- ・変換動作モード制御: シングル入力
- ・高精度モード制御: 高精度モードオフ

16ビットA/Dの変換時間は以下の通りです。

$$8\text{MHz}/16 \times 65536 = 131\text{ms}$$

A/D 変換結果保持 RAM 名称: RADCCH

4 リファレンス

- ・78K0/LF3 ユーザーズ・マニュアル
- ・78K/0 シリーズ 命令編
- ・RA78K0 言語編
- ・CC78K0 言語編
- ・PM+ ユーザーズ・マニュアル
- ・SM+ システム・シミュレータ 操作編

5 Programming Code

弊社 WEB サイトからダウンロードして下さい。以下2種類のサンプル・プログラムが利用可能です。

- ・プロジェクト付
- ・ソースのみ

“プロジェクト付き”サンプル・プログラムとは、統合開発環境 PM+用のプロジェクト(ワークスペース)が添付されています。PM+からオープンすることにより、新たにワークスペースを作成することなく、アセンブル/コンパイルが可能です。

ただし、インストールされた環境によっては、正常にアセンブル/コンパイルができない可能性がありますので、その場合は、一旦、PM+ワークスペースを削除して新規に作成してください。

6 改版履歴

	発行日	ページ	改版内容
Rev1.0	2007/03/30	-	初版