

**NEC**

ソフトウェアUART・ドライバソフト  
使用法説明書（uPD780078）

**ご注意**

本ソフトウェアはあくまで参考用のソフトであり、当社がこの動作を保証するものではありません。本ソフトウェアを使用する場合、お客様のセット上で十分な評価の上ご使用いただきますようお願いいたします。



## 目次

1 . 概要 .....	P 1
2 . 動作環境 .....	P 2
3 . 端子割付表 .....	P 3
4 . 機能説明 .....	P 5
4 . 1 U A R T制御部の機能 .....	P 5
4 . 1 . 1 シリアル通信フォーマット .....	P 5
4 . 1 . 2 データ受信処理手順 .....	P 5
4 . 1 . 3 データ送信処理手順 .....	P 5
4 . 2 アプリケーション部の機能 .....	P 6
4 . 2 . 1 データ受信完了待ち状態の動作 .....	P 6
4 . 2 . 2 データ送信完了待ち状態の動作 .....	P 6
5 . データメモリ ( R A M ) .....	P 7
5 . 1 R A M仕様 .....	P 7
6 . モジュール説明 .....	P 1 0
6 . 1 モジュール構成図 .....	P 1 1
6 . 2 リセット処理 .....	P 1 2
6 . 3 サンプルアプリケーション部 .....	P 1 2
6 . 4 U A R T制御部 .....	P 1 3
6 . 5 フローチャート .....	P 1 4
7 . ファイル一覧 .....	P 2 5
8 . モジュール一覧 .....	P 2 6
9 . 実装方法 .....	P 2 7

## 1. 概要

本プログラムは、78K/0シリーズを使用してRS232Cでの通信を行なうサンプル・プログラムです。  
本プログラムの主な機能や特徴を以下に示します。

2400bps～38400bpsに対応した半二重での送受信。

パリティビットは偶数・奇数選択可能。（パリティ無しは不可）

1ブロック最大20バイト長のデータ送受信が可能。

RAM初期値による、上記のボーレート、パリティの選択、送受信データ長の決定<sup>1</sup>

## 2. 動作環境

### 1. ハードウェア

ROM	190 Byte
RAM	12 Byte (他にデータバッファが必要)
割込み	立下エッジPORT割込 1本
	タイマ割込 1本

以下の必要なBaud Rateの1bit timeの割込時間の作れるもの

Baud Rate	1bit time (μs)
2400	416.6667
4800	208.3333
9600	104.1667
19200	52.0833
38400	26.0417

### 2. ソフトウェア

UART状態監視を呼び出すためのメインループ

## 3. 端子割付表(64pin プラスチック QFP 14 mm / プラスチック TQFP 12 mm)

(uPD78(F)0078)

(1/2)

Pin	PORT	記号	I/O	ACT	INT	STOP	HALT	機能	備考
1	P50/A8								
2	P51/A9								
3	P52/A10								
4	P53/A11								
5	P54/A12								
6	P55/A13								
7	P56/A14								
8	P57/A15								
9	V <sub>SS0</sub>		-	-	-			GND #0	
10	V <sub>DD0</sub>		-	-	-			電源 #0 (+5V)	
11	P30								
12	P31								
13	P32								
14	P33								
15	P34/SI3/TxD2								
16	P35/SO3/RxD2								
17	P36/SCK3/ASCK2								
18	P20/SI1								
19	P21/SIO1								
20	P22/SCK1								
21	P23/RxD0								
22	P24/TxD0								
23	P25/ASCK0								
24	V <sub>DD1</sub>		-	-	-	-	-	電源 #1 (+5V)	
25	AV <sub>SS</sub>		-	-	-	-	-	A/D 変換用 GND (未使用)	→V <sub>SS0</sub>
26	P17/ANI7		I		-				
27	P16/ANI6		I		-				
28	P15/ANI5		I		-				
29	P14/ANI4		I		-				
30	P13/ANI3		I		-				
31	P12/ANI2		I		-				
32	P11/ANI1		I		-				

(2/2)

Pin	PORT	記号	I/O	ACT	INT	STOP	HALT	機能	備考
33	P10/ANI0		I	L	-				
34	AV <sub>REF</sub>		-	-	-				
35	P80/SS1		O	-	I				
36	RESET	RESET	I	up	-				
37	XT2		-	-	-	-	-		
38	XT1		I	-	-	-	-		
39	IC(V <sub>pp</sub> )		-	-	-	-	-		V <sub>pp</sub> =(F)
40	X2	X2	-	-	-	-	-	メインクロック接続 (8.38MHz)	
41	X1	X1	I	-	-	-	-		
42	V <sub>SS1</sub>		-	-	-	-	-	GND #1	
43	P00/INTP0	RxD	I	down	-			UART RxD 端子	内蔵 P.U.
44	P01/INTP1								
45	P02/INTP2								
46	P03/INTP3/ADTRG								
47	P70/TI00/TO0								
48	P71/TI01								
49	P72/TI50/TO50								
50	P73/TI51/TO51								
51	P74/PCL/TI011								
52	P75/BUZ/TO01								
53	P64/RD								
54	P65/WR								
55	P66/WAIT								
56	P67/ASTB								
57	P40/AD0								
58	P41/AD1								
59	P42/AD2								
60	P43/AD3								
61	P44/AD4								
62	P45/AD5								
63	P46/AD6								
64	P47/AD7								

## 4. 機能説明

本プログラムは、UART制御部とサンプルアプリケーション部分に別れています。以下にそれぞれの機能を説明します。

### 4.1 UART制御部の機能

#### 4.1.1 シリアル通信フォーマット

調歩同期方式 (UART) の半二重通信を行います。規格は、次のとおりになります。

- 通信速度：9600bps ~ 38400bps
- データ長：8ビット
- ストップ・ビット長：1ビット
- パリティ：奇数または偶数パリティ

#### 4.1.2 データ受信処理手順

- (1) マスター機器から1バイト受信する毎にオーバーラン・エラーやパリティ・エラーが無いことをチェックする。エラーが発生した場合は、直ちに受信を停止してアプリケーション部にその旨通知する。
- (2) オプションファイルに記述された所定のバイト数分の受信がエラーなく完了したらアプリケーション部にその旨通知する。

#### 4.1.3 データ送信処理手順

- (1) 送信の起動はアプリケーション部で行う。
- (2) オプションファイルに記述された所定のバイト数の送信を連続して行う。
- (3) 全て送信が完了したらその旨アプリケーション部に通知する。

## 4.2 アプリケーション部の機能

本サンプルプログラムではマスター機器から送信されたデータをそのまま返します。

本プログラムの動作状態は「データ受信完了待ち」と「データ送信完了待ち」2種類あり、初期状態ではマスター機器からのデータ受信完了待ちとなります。

### 4.2.1 データ受信完了待ち状態の動作

UART部からのエラー発生通知とデータ受信完了の通知を監視します。エラー発生通知を受け取った場合はエラー処理を行い、動作状態は再びデータ受信完了待ちとなります。

データ受信完了の通知を受け取った場合は、送信用データの作成し送信の起動を行った後、動作状態はデータ送信完了待ちになります。

### 4.2.2 データ送信完了待ち状態の動作

UART部からのデータ送信完了通知を監視します。データ送信完了通知を受け取ったら、動作状態はデータ受信完了待ちとなります。

## 5. データ・メモリ (RAM)

## 5.1 RAM仕様

以下に本プログラムで使用したRAMエリアの仕様を示します。

エリア名	アドレス (オフセット)	サイズ (byte)	フラグ・定数			内容	備考
			名称	ビット	値		
RSTACK	FB00	48				スタックエリア	
RRXBUF	FB30	32				UART 受信データバッファ	
RTXBUF	FB50	32				UART 送信データバッファ	
	FB70	144				【未使用】	
	FC00	256				【未使用】	
	FD00	256				【未使用】	
	FE00	32				【未使用】	
RRXFLG	FE20	1				受信関連のフラグエリア	
			FRXD	7		受信データの格納えりあ	
				6		【未使用】	
			FUA_ACT	5		UART動作中	
			FTXMODE	4		送信モードフラグ	
			FRXEND	3		受信完了通知フラグ	
			FRXPRER	2		受信パリティエラー発生通知	
			FRXFRER	1		受信フレーミングエラー発生通知	
				0		【未使用】	
RRXPRTY	FE21	1				受信パリティビット作成用カウンタ	
				7		【名称未定義】	
				6		【名称未定義】	
				5		【名称未定義】	
				4		【名称未定義】	
				3		【名称未定義】	
				2		【名称未定義】	
				1		【名称未定義】	
			FRXPRTY	0		受信パリティビット判別用ビット	
RRX_1BF	FE22	1				1バイト受信バッファ	

エリア名	アドレス (オフセット)	サイズ (byte)	フラグ・定数			内容	備考
			名称	ビット	値		
RTXFLG	FE23	1				送信関連フラグエリア	
			FTXEND	7		送信完了通知フラグ	
				6		【未使用】	
				5		【未使用】	
				4		【未使用】	
				3		【未使用】	
				2		【未使用】	
				1		【未使用】	
				0		【未使用】	
RTXPRTY	FE24	1				送信パリティビット作成用カウンタ	
				7		【名称未定義】	
				6		【名称未定義】	
				5		【名称未定義】	
				4		【名称未定義】	
				3		【名称未定義】	
				2		【名称未定義】	
				1		【名称未定義】	
			FTXPRTY	0		送信パリティビット判定用ビット	
RTX_1BF	FE25	1			【未使用】		
RBAUD	FE26	1				送受信ボーレート設定	
			CBR2400	0	2400bps		
			CBR4800	1	4800bps		
			CBR9600	2	9600bps		
			CBR19200	3	19200bps		
			CBR38400	4	38400bps		
RHALFBIT	FE27	1				半ビット時間格納	
						ボーレートに応じた1ビット時間の半分の時間を格納 (CR50値)	
RBITLEN	FE28	1				ビット長設定	
			CBTIL_7	7	7ビット		
			CBTIL_8	8	8ビット		
RSTOPBIT	FE29	1				ストップビット長設定	
			CSTPB_1	1	1ビット		
			CSTPB_2	2	2ビット		
RPARITY	FE2A	1				パリティ設定	
			CPARI_N	0	パリティ無し		
			CPARI_Z	1	ゼロパリティ		
			CPARI_O	2	奇数パリティ		
			CPARI_E	3	偶数パリティ		

エリア名	アドレス (オフセット)	サイズ (byte)	フラグ・定数			内容	備考
			名称	ビット	値		
RSTB_CNT	FE2B	1				送信時ストップビット数カウンタ	
RSTATUS	FE2C	1				アプリケーション部の動作状態	
			CRXEWAI		0	データ受信完了待ち	
			CTXEWAI		1	データ送信完了待ち	
	FE2D	3				【未使用】	
	FE30	160				【未使用】	
RWORK	FED0	16				メイン処理用汎用ワークエリア	
	FEE0	8				レジスタバンク #3(未使用)	
	FEE8	8				レジスタバンク #2(未使用)	
	FEF0	8				レジスタバンク #1 UART関連の各割込み処理(INTP0/INTTM50)で使用 さらに DEreg と Breg は以下の機能専用で使用する	
			DEreg			送信・受信共にバッファへのポインタとして使用	
			Breg			送信・受信共に1バイト毎の転送ビット数カウンタとして使用	
	FEF8	8				レジスタバンク #0 リセット及びメイン処理で使用	

## 6. モジュール説明

本章では、各ルーチンの説明をします。



## 6.2 リセット処理

### (1) I R E S E T

本システムのリセット処理です。ハードウェアの初期設定設定や、各変数の初期設定を行ないます。

### (2) S O U T P I N I

出力ポートの初期出力を行ないます。

### (3) M M A I N

本システムのメインモニタです。メインルーチン（本システムではM C O Mのみ）を呼び出し続けます。

## 6.3 サンプルアプリケーション部

### (1) S C O M I N I

サンプルアプリケーション部の初期化処理です。U A R T部の初期化処理「S U A T I N I」を呼び出し、動作状態の初期設定を行ないます。

### (2) S M K T X D A T

送信データの作成を行ないます。本サンプルアプリケーションでは送信されたデータをそのまま返すだけなので、このルーチンは受信バッファエリアの内容を送信バッファエリアに転送するだけです。

### (3) S R X E W A I / S T X E W A I

動作状態「R S T A T U S」をそれぞれ「受信完了待ち」、「送信完了待ち」に設定します。

### (4) M C O M

サンプルアプリケーション部のメインルーチンで、受信・送信動作の制御を行ないます。

### (5) S R X S T R

U A R Tの受信動作の起動を行ないます。受信動作を開始する際にアプリケーション部から実行します。

### (6) S T X S T R

U A R Tの送信動作の起動を行ないます。送信動作を開始する際にアプリケーション部から実行します。

## 6.4 UART制御部

### (1) SBAUDST

ボーレートの初期設定を行ないます。

### (2) SUATINI

UART制御部の初期設定を行ないます。

### (3) IRXSTR

受信時のスタートビット検出割り込みです。RxD端子の立ち上がりエッジにより実行されます。(スタートビット以外の各ビット時以外)1/2ビットの時間だけウェイト(抱え込み)した後、受信用タイマ(T0)の割り込みを許可します。(これにより以下のルーチン「IRX」が起動します。)

### (4) IRX

受信データの各ビット取り込み処理です。T0のインタバル割り込みで起動します。処理が起動した時点でのRxD端子のHi/Lowを読み込み、データビットの取り込みであれば1バイトの受信バッファに書き込み、パリティ及びストップビットの取り込み時であればそれぞれエラーの判定を行ない、エラーであればその旨アプリケーション部に通知します。エラーが無ければ、受信した1バイトのデータを受信バッファのしかるべき位置に格納し、CRXBUFSZバイトの受信が完了したか否か判定し、終了していなければ1バイトの受信動作を繰り返し、終了していればその旨アプリケーション部に通知して、T0のインタバル割り込みを禁止します。

### (5) ITX

送信データの各ビット出力処理です。T1のインタバル割り込みで起動します。出力する項目に応じて以下の処理を行ないます。

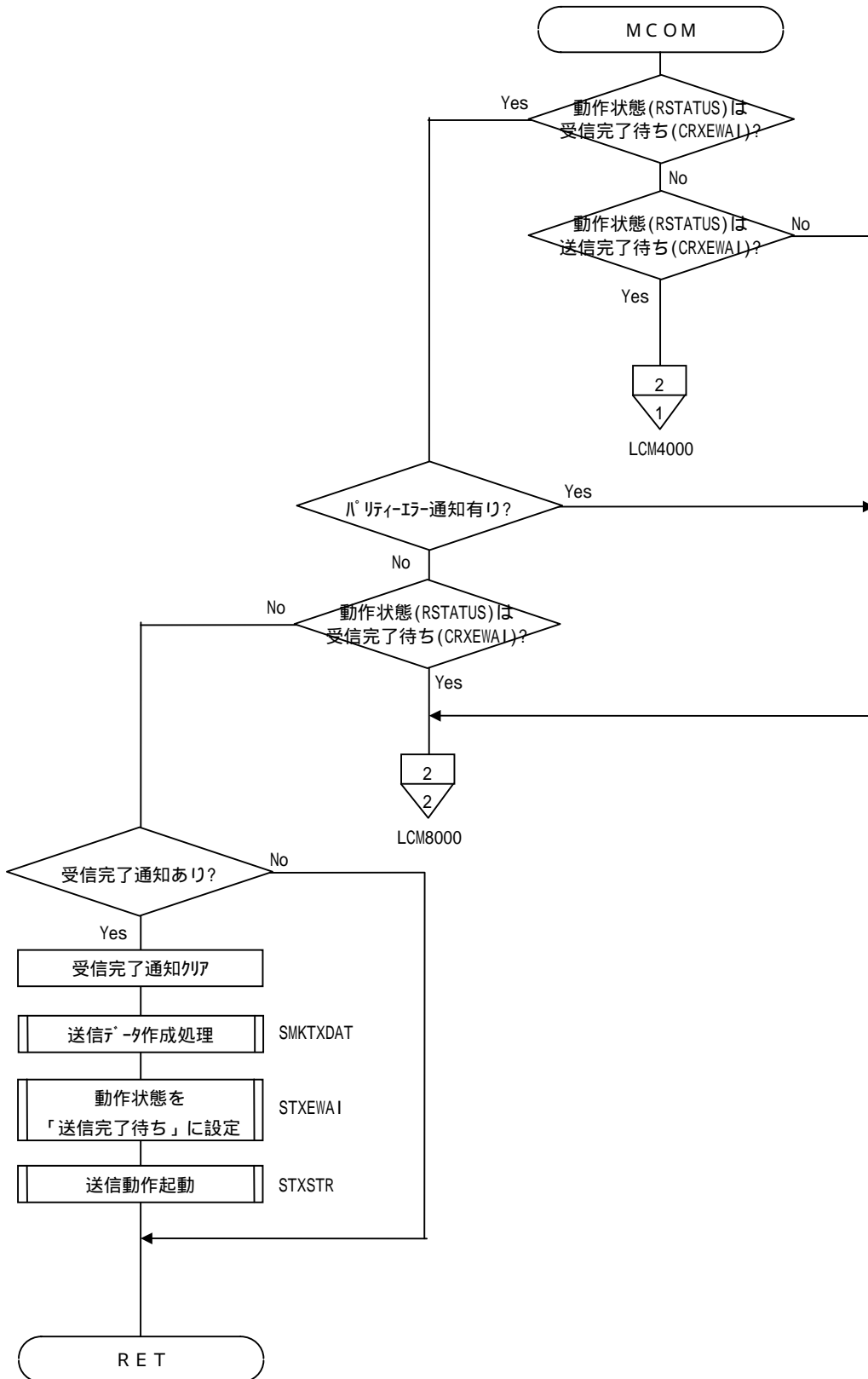
- スタートビットの出力： TxD端子にLowを出力
- 各データビットの出力： 各ビットに応じたHi/LowをTxD端子に出力
- パリティビットの出力： 送信データの内容とパリティの設定に応じてHi/LowをTxD端子に出力
- ストップビットの出力： TxD端子にHiを出力

ストップビットまで出力したら、CTXBUFSZバイトの送信が終了したか否か判定し、終了していなければ送信バッファから次の1バイトを取り出して上記の動作を繰り返し、終了していればその旨アプリケーション部に通知し、T1の割り込みを禁止します。

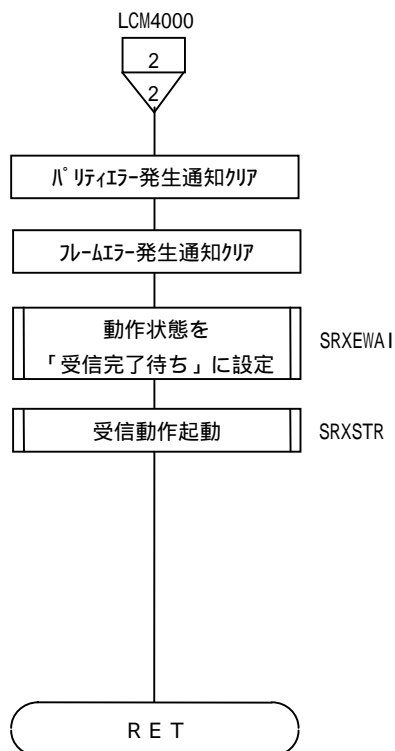
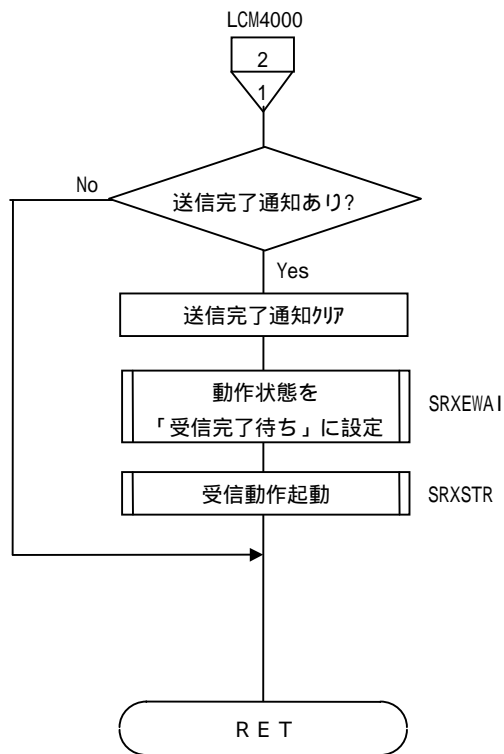
## 6.5 フローチャート

次ページより本プログラムの主なルーチンのフローチャートを示します。

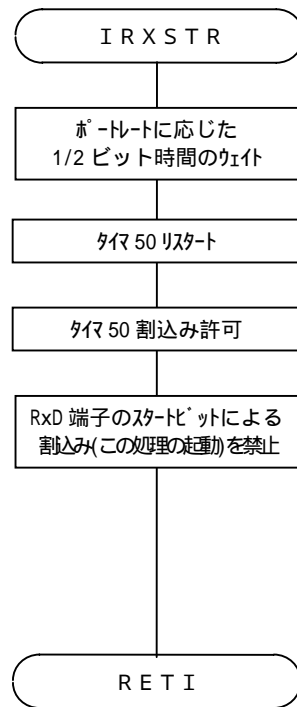
サンプルアプリケーション制御処理 ( 1 / 2 )



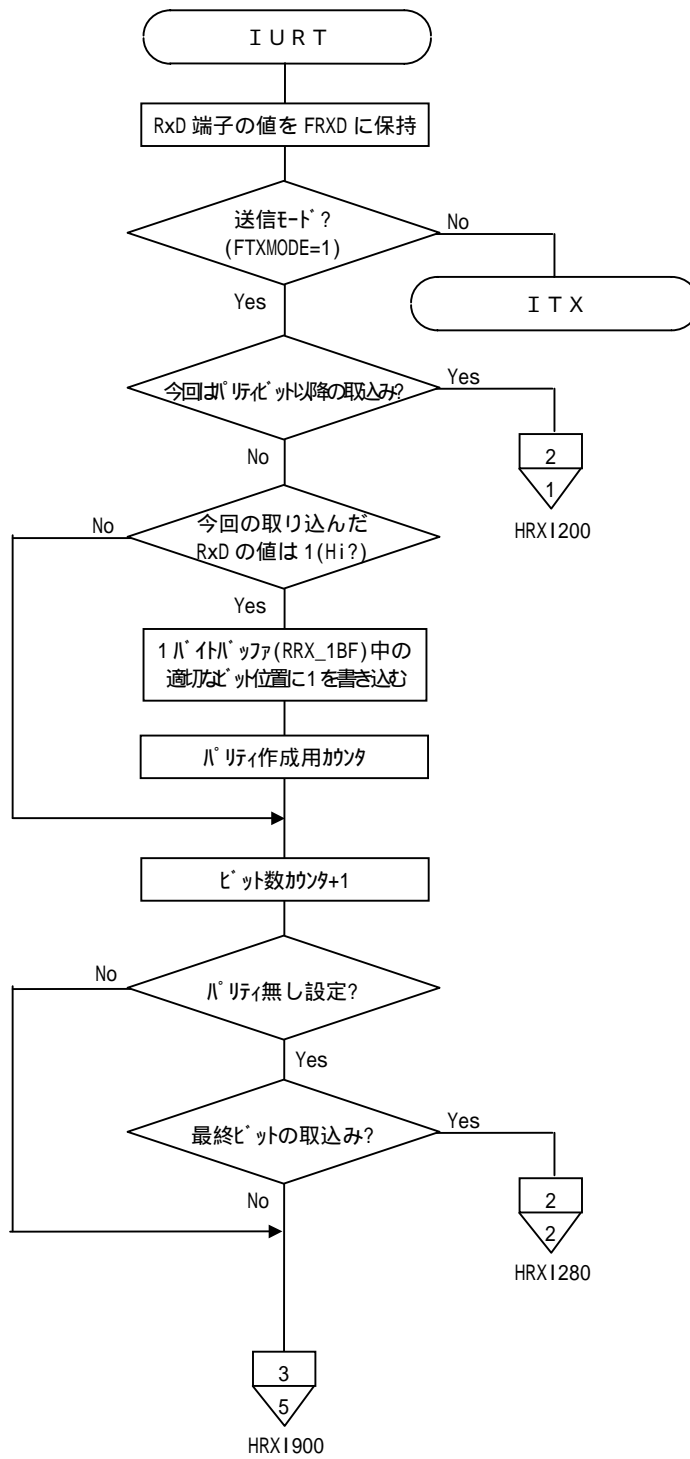
サンプルアプリケーション制御処理 ( 2 / 2 )



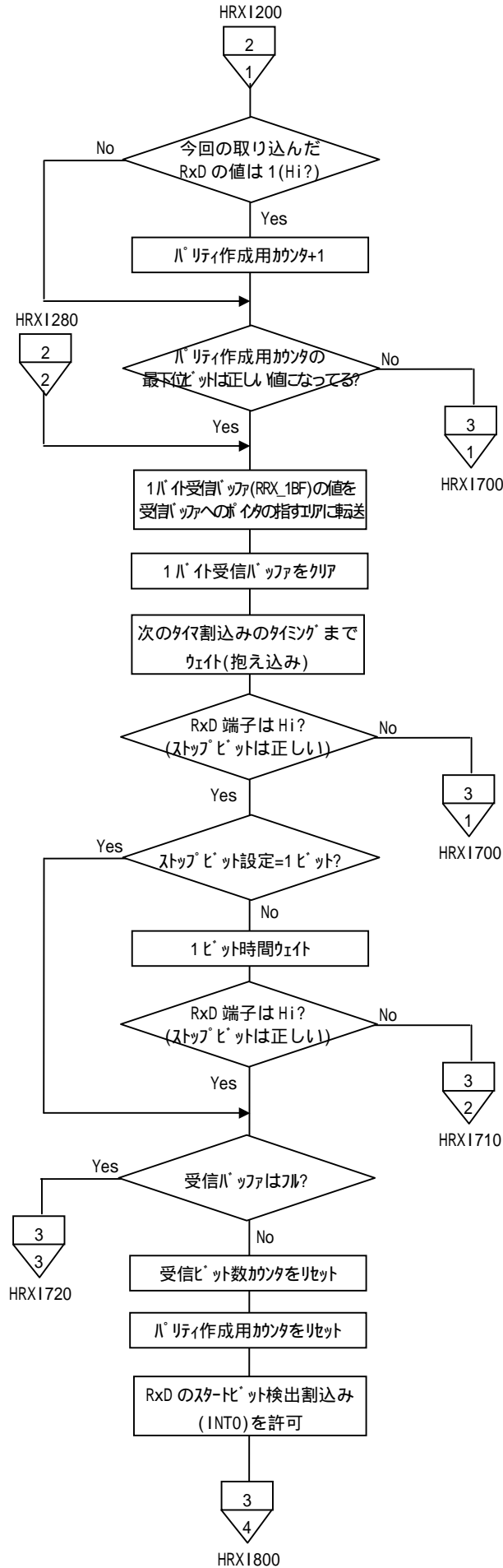
## 受信開始処理 (INTP0 割込み処理)



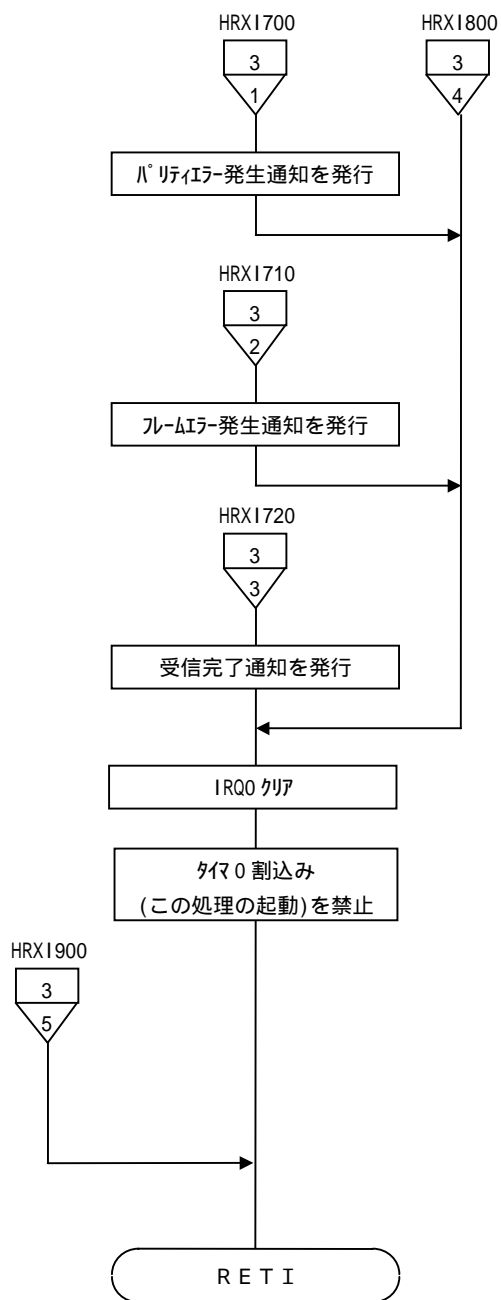
受信データの各ビット取込み処理 (INTTM50 割込み処理) (1/3)



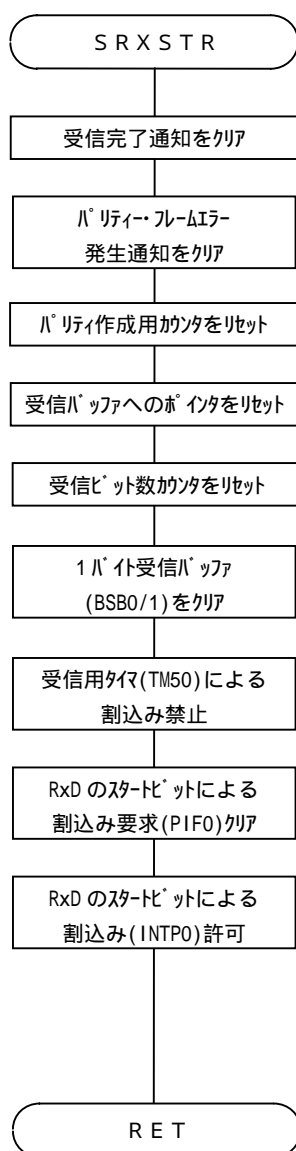
受信データの各ビット取込み処理 ( 2 / 3 )



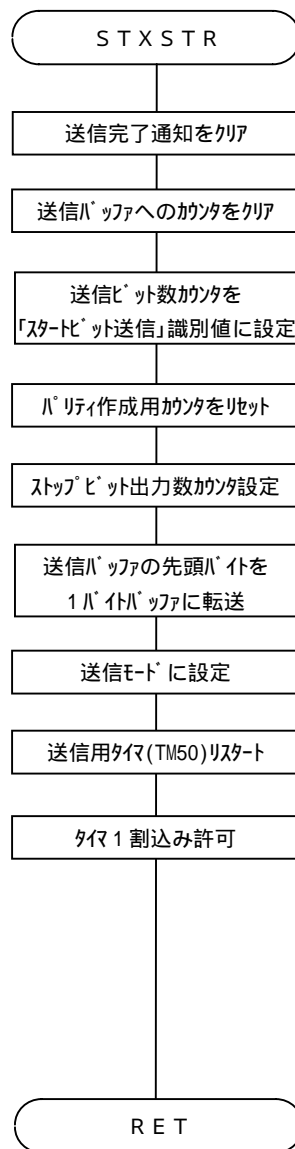
受信データの各ビット取込み処理 ( 3 / 3 )



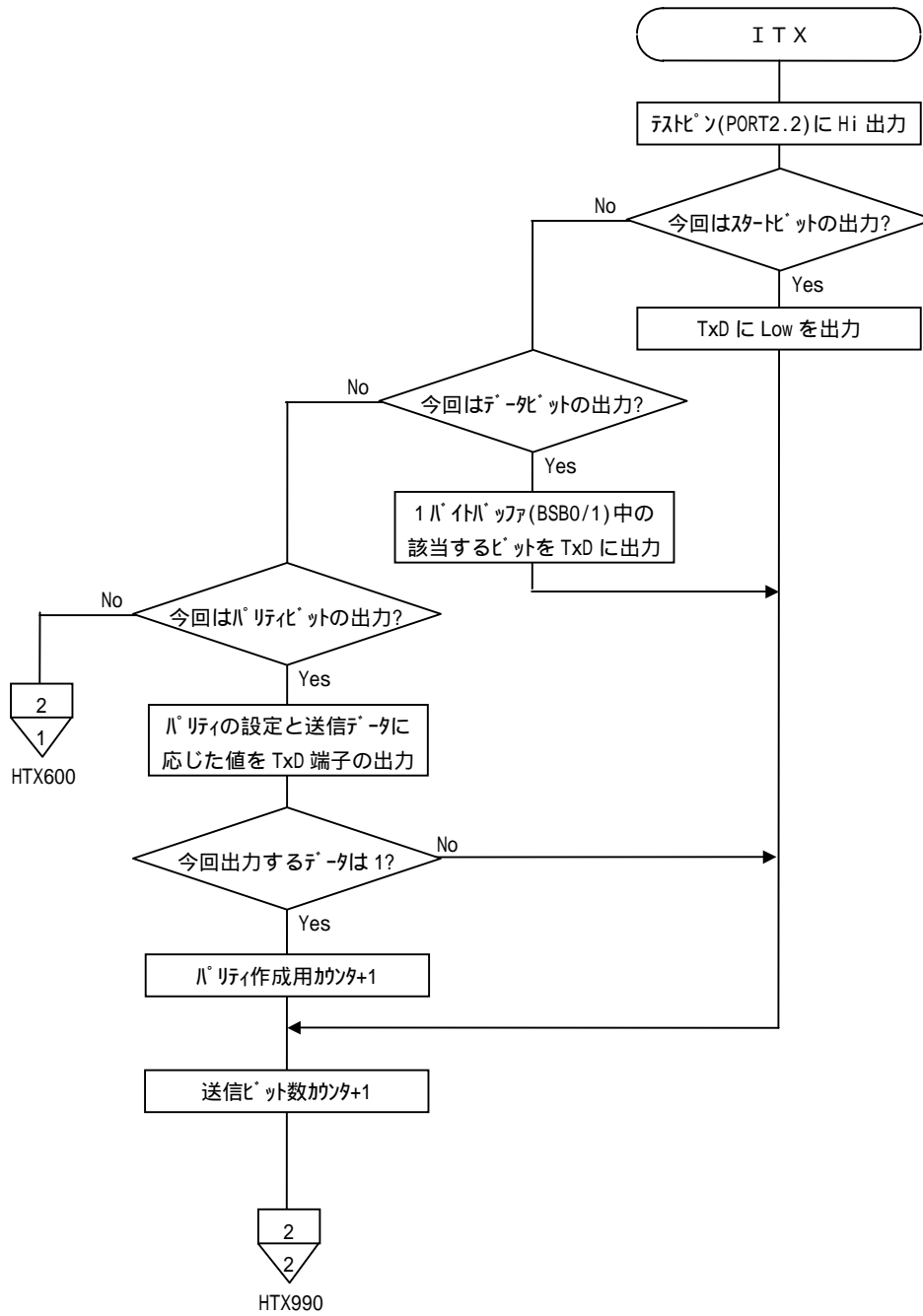
## 受信動作起動処理



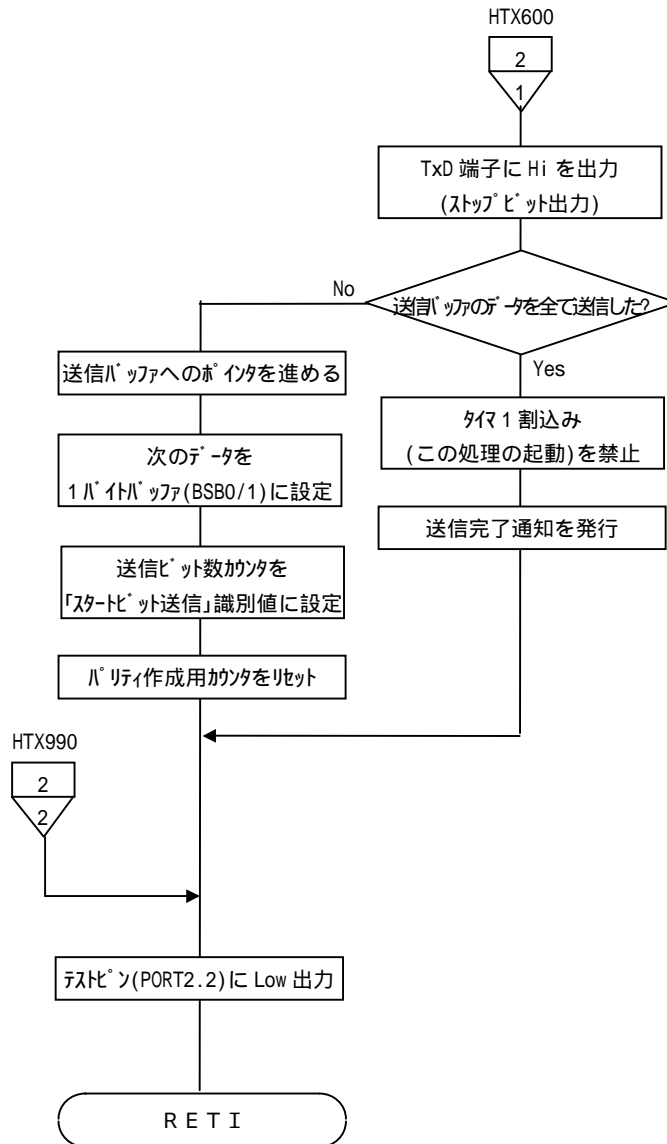
## 送信動作起動処理



送信データの各ビット出力処理 ( 1 / 2 )



送信データの各ビット出力処理 ( 2 / 2 )



## 7. ファイル一覧

ファイル名	内 容
SUA-UAT.ASM	ソフトUARTモジュールソース
SUA-RST.ASM	サンプルアプリケーションPOWER ON RESETソース (ユーザアプリケーションの同等ソースで置換)
SUA-APP.ASM	サンプルアプリケーションUART制御ソース (ユーザアプリケーションの同等ソースで置換)
SUA-DRV.INC	<ul style="list-style-type: none"> <li>・UARTインタフェースの外部参照宣言</li> <li>・UART定数の定義(SUA-UART.INCをインクルード)</li> <li>・UARTにアクセスするソースファイルでインクルードする必要がある</li> </ul>
SUA-UART.INC	UART定数の定義
SUA-PORT.INC	UARTで使用するPORT定義 SUA-UAT.ASMでインクルードする
SUA-SFR.INC	UARTで使用するSFRを含む全てのSFR設定値を定義する SUA-RST.ASMでインクルードする

## 8. モジュール一覧

モジュール名	内 容	ソースファイル
SSETBAUD	B A U D R A T E タイマ設定	SUA-UAT.ASM
SRXSTR	受信準備・開始	
STXSTR	送信準備・開始	
SUATINI	U A R T 初期化	
IRXSTR	受信開始 (スタートビット検出) 割込み	
IUART	データビット (送) 受信 タイマ割込み	
ITX	データビット送信処理 ( I U A R T より起動される )	
SMKTXDAT	送信データ作成	SUA-APP.ASM
SCOMMINI	サンプルアプリケーション初期化	
SRXEWA I	サンプルアプリケーションを受信完了待ち状態に 設定	
STXEWA I	サンプルアプリケーションを送信完了待ち状態に 設定	
MCOM	サンプルアプリケーション制御	

## 9. 実装方法

### 1. 使用ファイル

- ・SUA - UAT . ASM
- ・SUA - DRV . INC
- ・SUA - UAT . INC
- ・SUA - PORT . INC

### 2. インクルードファイル (SUA - PORT . INC) 中の PRXD (受信)、PTXD (送信) の定義をユーザシステムのポートに合わせて変更する。

(PRXは立下りエッジ割込みのできる端子に割付ける必要がある)

### 3. インクルードファイル (SUA - UART . INC) 中の以下の定義をユーザシステムに合わせて変更する。

- ・CRXBUFSZ・・・受信バッファのサイズ (Byte)
- ・CTXBUFSZ・・・送信バッファのサイズ (Byte)

### 4. ソースファイル (SUA - UAT . ASM) 中の以下の定義をユーザシステムに合わせて、割込みインターバル時間に最も近くなるよう変更する。

ボー・レート (bps)	カウントソースクロック選択	カウント値 (コンペアレジスタ値)	割込みインターバル (μs)
2400bps	CTC2400	CCR2400	416.6667
4800bps	CTC4800	CCR4800	208.3333
9600bps	CTC9600	CCR9600	104.1667
19200bps	CTC19200	CCR19200	52.0833
38400bps	CTC38400	CCR38400	26.0417

### 5. 以下の割込みベクタを定義する

- ・IRXSTR・・・受信の立下りエッジ割込み
- ・IUART・・・4. で定義したタイマ割込み

6 . R E S E T 処理から以下のモジュールを C A L L する

- ・ S U A T I N I
- ・ S R X S T R

7 . M A I N ループ ( 常に実行されるループ ) から以下のモジュールを C A L L する

- ・ M C O M